

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 4 月 21 日 (21.04.2005)

PCT

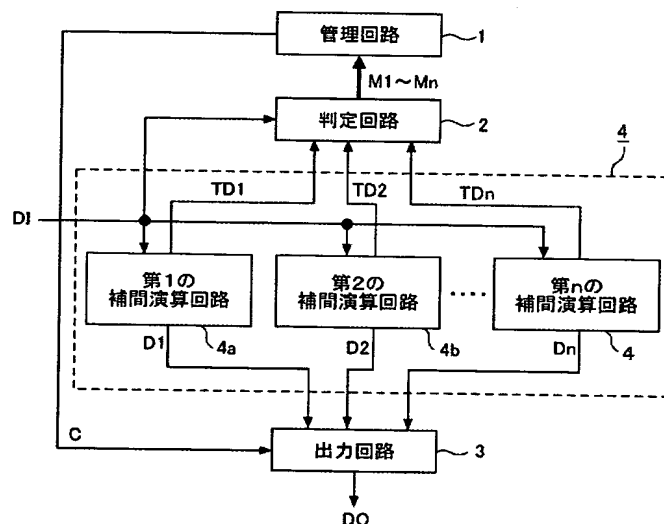
(10) 国際公開番号
WO 2005/036868 A1

- (51) 国際特許分類: H04N 1/40, 1/387, G06T 3/40, H04N 5/262
- (21) 国際出願番号: PCT/JP2004/009179
- (22) 国際出願日: 2004 年 6 月 30 日 (30.06.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2003-347944 2003 年 10 月 7 日 (07.10.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 山中 聡 (YAMANAKA, Satoshi) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 奥野 好章 (OKUNO, Yoshiaki) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 染谷 潤 (SOMEYA, Jun) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 高橋 省吾, 外 (TAKAHASHI, Shogo et al.); 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社 知的財産センター内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,

[続葉有]

(54) Title: PIXEL INTERPOLATION CIRCUIT AND PIXEL INTERPOLATION METHOD, AND IMAGE READER

(54) 発明の名称: 画素補間回路および画素補間方法、ならびに画像読取装置



- 1 MANAGEMENT CIRCUIT
2 JUDGING CIRCUIT
3 OUTPUT CIRCUIT
4a FIRST INTERPOLATION OPERATION CIRCUIT
4b SECOND INTERPOLATION OPERATION CIRCUIT
4n N-TH INTERPOLATION OPERATION CIRCUIT

(57) Abstract: A pixel interpolation circuit and a pixel interpolation method in which images having a variety of shapes can be interpolated without causing any interpolation error. In the pixel interpolation circuit and pixel interpolation method, test interpolation data on a pixel located in the vicinity of an interpolation pixel is calculated using a plurality of different interpolation operation methods, one of the interpolation operation methods is selected according to the difference between the test interpolation data and actual pixel data, and then interpolation pixel data is calculated using the selected interpolation operation method.

[続葉有]



LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: この発明は、多様な形状を有する画像に対し、補間誤差を生じることなく補間処理を行うことが可能な画素補間回路および画素補間方法を提供することを目的とする。上記目的を達成するため、この発明に係る画素補間回路および画素補間方法は、補間画素近傍に位置する画素のテスト補間データを、互いに異なる複数の補間演算方法を用いて算出し、上記テスト補間データと実際の画素データとの差に基づいて、上記補間演算方法のいずれかを選択し、選択された補間演算方法を用いて補間画素データを算出する。

明 細 書

画素補間回路および画素補間方法、ならびに画像読取装置

技術分野

- [0001] この発明は、イメージセンサーを用いた画像読取装置において用いられる画像処理に関するものであり、特に、読取ったデジタル画像を補間する補間画素データの生成方法に関する。

背景技術

- [0002] イメージセンサーを用いた画像読取装置においては、欠落した画素を補間する画素補間処理が行われている。画素補間処理は、例えば、欠落画素に隣接する画素データの平均値から補間画素データを求める方法、最小自乗法を用いて欠落画素に隣接する画素データの回帰直線を求め、その回帰直線から補間画素データを求める方法等がある。また、下記特許文献1に記載のように、欠落画素に隣接する4つの画素データから4次式の曲線を求め、この4次式から補間画素データを算出する方法がある(特許文献1参照)。

- [0003] 特許文献1:特開2003-101724号公報(第5-6頁、第3-5図)

発明の開示

発明が解決しようとする課題

- [0004] 上記のように、画素補間処理には様々な方法があるが、従来の画素補間回路は固定された方法で画素補間処理を行っているため、実際の画素と補間画素との差(補間誤差)が大きくなるという問題があった。つまり、画像の特徴を考慮せず、固定された方法で画素補間処理を行うため、輪郭部分といった画像を形成する領域における補間誤差が大きくなり、画質が劣化するなど問題があった。

- [0005] この発明は、上記の問題点を解消するためになされたもので、多様な形状を有する画像に対し、補間誤差を生じることなく補間処理を行うことが可能な画素補間回路および画素補間方法を提供することを目的とする。

課題を解決するための手段

- [0006] この発明は、原画像を構成する画素データに基づいて、当該原画像を補間する補

間画素データを生成する画素補間回路であって、

上記原画像を補間する補間画素の補間候補データ、および当該補間画素近傍に位置する複数の画素のテスト補間データを、互いに異なる補間演算方法を用いて算出する複数の補間演算手段と、

上記テスト補間データと実際の画素データとの差に基づいて、上記補間演算手段のいずれかを選択する判定手段と、

選択された上記補間演算手段により算出された上記補間候補データを上記原画像を補間する補間画素データとして出力する出力回路とを備えたものである。

[0007] また、原画像を構成する画素データに基づいて、当該原画像を補間する補間画素データを生成する補間方法であって、

上記原画像を補間する補間画素の補間候補データ、および当該補間画素近傍に位置する複数の画素のテスト補間データを、互いに異なる補間演算方法を用いて算出する工程と、

上記テスト補間データと実際の画素データとの差に基づいて、上記補間演算方法のいずれかを選択する工程と、

選択された補間演算方法により算出された上記補間候補データを上記原画像を補間する補間画素データとして出力する工程とを備えたものである。

発明の効果

[0008] この発明に係る画素補間回路および画素補間方法は、補間画素近傍に位置する複数の画素のテスト補間データを互いに異なる補間演算方法を用いて算出し、上記テスト補間データと実際の画素データとの差に基づいて、上記補間演算方法のいずれかを選択するので、正確に補間画素データを算出することが可能である。

図面の簡単な説明

[0009] [図1]本発明に係る画素補間回路の構成を示すブロック図である。

[図2]画素補間演算の工程を示すフローチャートである。

[図3]テスト画素の一例を示す模式図である。

[図4]判定データの算出工程を示すフローチャートである。

[図5]テスト画素と判定データとの対応を示す図である。

- [図6]評価データの算出工程を示すフローチャートである。
- [図7]補間演算回路と評価データとの対応を示す図である。
- [図8]本発明に係る画素補間回路の構成を示すブロック図である。
- [図9]原画像データと入力画像データの一例を示す図である。
- [図10]補間演算について説明するための図である。
- [図11]左右平均補間演算回路によるテスト補間データ、および補間候補データの算出方法について説明するための図である。
- [図12]右斜め平均補間演算回路によるテスト補間データ、および補間候補データの算出方法について説明するための図である。
- [図13]判定データM1, M2の値を示す図である。
- [図14]評価データS1, S2の値を示す図である。
- [図15]本発明に係る画素補間回路の構成を示すブロック図である。
- [図16]原画像データと入力画像データの一例を示す図である。
- [図17]左斜め平均補間演算回路によるテスト補間データ、および補間候補データの算出方法について説明するための図である。
- [図18]判定データM1〜M4の値を示す図である。
- [図19]評価データS1〜S3の値を示す図である。
- [図20]判定データM1, M2の値を示す図である。
- [図21]評価データS1〜S3の値を示す図である。

符号の説明

- [0010] 1 管理回路、2 判定回路、3 出力回路、4 補間演算部、4a 第1の補間演算回路、4b 第2の補間演算回路、4n 第nの補間演算回路、5 左右平均補間演算回路、6 右斜め平均補間演算回路、7 左斜め平均補間演算回路

発明を実施するための最良の形態

- [0011] 図1は本発明に係る画素補間回路の構成を示すブロック図である。図1に示す画素補間回路は、管理回路1、判定回路2、出力回路3、および補間演算部4を備えている。補間演算部4は、それぞれ異なる方法で補間演算を行う第1〜nの補間演算回路4a〜4nにより構成される(nは2以上の整数)。コピー機等の画像読取装置により読

取られた画像を表す画像データDIは、管理回路1、判定回路2、補間演算部4、および出力回路3のそれぞれに入力される。補間演算部4に入力された画像データDIは、第1〜nの補間演算回路にそれぞれ入力される。

[0012] 図2は、図1に示す画素補間回路の処理工程を示すフローチャートである。

まず、第1の補間演算回路4aにおいて、画像データDIに含まれる欠落画素の周辺に位置する画素T1〜Tm(以下、テスト画素と称す)の各々に対してテスト補間演算が行われ、テスト補間データTD1[T1]〜TD1[Tm]が算出される(St1)。

[0013] 図3は、欠落画素、およびテスト画素の一例を示す模式的図である。図3において、×は欠落画素を示し、○は実在する画素(非欠落画素)を示している。Lは補間演算の対象となる欠落画素であり、欠落画素Lの周囲に位置するT1〜Tm($m=2 \times k$)の非欠落画素がテスト画素として用いられる。図3(a)は、欠落画素Lの左右両側水平方向に配列する非欠落画素T1〜Tmをテスト画素として用いる例を示し、図3(b)は、欠落画素Lの左右両側に2次元方向に配列する非欠落画素をテスト画素として用いている。

[0014] テスト補間演算は、テスト画素T1〜Tmがそれぞれ欠落したものと仮定し、各テスト画素を補間する補間画素データを算出することにより行われる。例えば、テスト画素T1のテスト補間データTD1[T1]は、テスト画素T1近傍の非欠落画素に基づいて当該画素における補間画像データを算出することにより求められる。

[0015] 第1の補間演算回路4aにより算出されたテスト補間データTD1[T1]〜TD1[Tm]は判定回路2に送られる(図1中、TD1により示す)。判定回路2は、テスト補間データTD1[T1]〜TD1[Tm]とテスト画素T1〜Tmの値DI[T1]〜DI[Tm]との誤差を表す判定データM1[T1]〜M1[Tm]を算出する(St2)。判定データM1[T1]〜M1[Tm]は管理回路1に送られる。

[0016] 最終のテスト画素Tmについてテスト補間データTD1[Tm]および判定データM1[Tm]が算出されると(St3)、第1の補間演算回路4aは欠落画素Lについて補間演算を行い、補間候補データD1を算出する(St4)。補間候補データD1は出力回路3に送られる。

[0017] 上記St1〜St4の処理は、第2〜nの補間演算回路4b〜4nにおいても同様に実施

される(St5)。つまり、第2nの補間演算回路4b〜4nにおいてテスト補間データTD2[T1]〜TD2[Tm], …〜…TDn[T1]〜TDn[Tm]が算出され、判定回路2に送られる(図1中、TD2〜TDnにより示す)。判定回路2は、これらのテスト補間データについての判定データM2[T1]〜M2[Tm], …〜…Mn[T1]〜Mn[Tm]を算出する。そして、第2〜nの補間演算回路4b〜4nにおいて欠落画素Lについて補間候補データD2〜Dnが算出され、出力回路3に送られる。

[0018] 図4は、St2における判定データ算出工程の詳細を示すフローチャートである。

判定回路2は、テスト補間データTD1[T1]〜TD1[Tm]とテスト画素T1〜Tmの値DI[T1]〜DI[Tm]との差分の絶対値を算出し(St21)、算出された絶対値を判定データM1[T1]〜M1[Tm]として出力する(St22)。つまり、判定データM1[T1]〜M1[Tm]は以下の式(1)により算出される。

$$\begin{aligned}
 [0019] \quad M1[T1] &= |TD1[T1] - DI[T1]| \\
 &\quad \sim \quad \dots \text{式(1)} \\
 M1[Tm] &= |TD1[Tm] - DI[Tm]|
 \end{aligned}$$

判定回路2は、St21およびSt22の処理を第2〜nの補間演算回路4b〜4nにより算出されるテスト補間データTD2[T1]〜TD2[Tm], …〜…TDn[T1]〜TDn[Tm]についても実施し、判定データM2[T1]〜M2[Tm], …〜…Mn[T1]〜Mn[Tm]を算出する。

[0020] 図5は、判定回路2により算出される全ての判定データを示した表である。図5に示すように、第1〜nの補間演算回路4a〜4nにより、テスト画素T1〜Tmについて算出されるn×m通りのテスト補間データのそれぞれについて判定データが算出される。

[0021] 次に、管理回路1において、判定データM1[T1]〜M1[Tm], …〜…Mn[T1]〜M1[Tm]の評価が行われる(St6)。

図6は、St6の判定データ評価工程の詳細を示すフローチャートである。

管理回路1はまず、判定データM1[T1]〜M1[Tm]の総和を算出することにより、第1の補間演算回路4aについての評価データS1を求める(S61)。

管理回路1は、第2〜nの補間演算回路4b〜4nについても同様に、評価データS2〜Snを算出する(St62)。

評価データS1の算出方法は以下の式(2)により表される。

$$S1 = M1[T1] + M1[T2] + \dots + M1[Tm]$$

…式(2)

$$Sn = Mn[T1] + Mn[T2] + \dots + Mn[Tm]$$

図7に、補間演算回路と評価データS1～Snとの対応関係を示す。

- [0022] 次に、算出された評価データS1～Snのうち最小となる評価データSxを選択し(St63)、当該評価データSxに対応する補間演算回路4xを特定する(St64)。評価データは、テスト補間データと実際の画像データとの誤差が少ないほど小さくなるので、評価データが最小となる補間演算回路4xは、補間適正が最も高い、すなわち補間誤差が最も小さいと考えられる。管理回路2は、補間演算回路4xにより算出された補間候補データDxを選択させる選択信号Cを出力回路3に送る(St65)。

出力回路3は、選択信号Cに基づいて補間候補データDxを選択し、補間データDOとして出力する(St7)。

上記St1～St7の処理が全ての欠落画素について行われ、補間画素データDOが算出される(St8)。

- [0023] 図8は、補間演算部4の構成の具体例を示すブロック図である。図8に示す画素補間回路の補間演算部4は、左右平均補間演算回路5、および右斜め平均補間演算回路6により構成される。

図10は、左右平均補間演算回路5、および右斜め平均補間演算回路6における補間演算方法について説明するための図である。図10において、Lは補間演算の対象となる欠落画素を示し、A～Bは欠落画素Lの近傍に位置する画素を示している。

- [0024] 左右平均補間演算回路5は、欠落画素Lの左右に位置する画素B, Eの平均値XLを算出し、右斜め平均補間演算回路6は、欠落画素Lの右上および左下に位置する画素D, Cの平均値を算出する。画素A～Fのデータ値(階調値)をXA～XFとすると、左右平均補間演算回路5、および右斜め平均補間演算回路6により算出される平均値XLはそれぞれ以下の式(3)(4)によりそれぞれ表される。

$$XL = (XB + XE) / 2 \quad \dots \text{式(3)}$$

$$XL = (XC + XD) / 2 \quad \dots \text{式(4)}$$

図9は、補間演算回路に入力される画像データの一例を示す模式図である。図9において、○および●は非欠落画素を示し、×は欠落画素を示す。図9(a)は原画像を示し、図9(b)は図9(a)の画像をコピー機等により読取る際、LLにより示す部分の画素が欠落した状態を示しており、この欠落部分LLにおいて原画像は、右斜め方向の輪郭を表している。なお、各画素の階調値は8ビット(0〜255)のデータで表され、○は階調値255の画素を示し、●は階調値0の画素を示す。

[0025] 以下、図9(b)に示す欠落画素Lの補間画素データの算出工程を説明する。ここでは図9(b)に示すように、欠落画素Lの左右それぞれ2つの画素T1〜T4をテスト画素として用いるものとする。

[0026] 左右平均補間演算回路5は、式(3)を用いて図9(b)に示すテスト画素T1〜T4のテスト補間データTD1[T1]〜TD1[T4]を算出する。

図11は、左右平均補間演算回路5におけるテスト補間データ、および補間候補データの算出方法について説明するための図である。

[0027] テスト画素T1のテスト補間データTD1[T1]は、図11(a)に示すように、テスト画素T1の左右の画素T1B, T1Eの平均値を算出することにより求められる。

テスト画素T2のテスト補間データTD1[T2]は、図11(b)に示すように、テスト画素T2の左右の画素T2B, T2Eの平均値を算出することにより求められる。

テスト画素T3のテスト補間データTD1[T3]は、図11(c)に示すように、テスト画素T3の左右の画素T3B, T3Eの平均値を算出することにより求められる。

テスト画素T4のテスト補間データTD1[T4]は、図11(d)に示すように、テスト画素T4の左右の画素T4B, T4Eの平均値を算出することにより求められる。

よって、テスト補間データTD1[T1]〜TD1[T4]は以下のように算出される。

$$TD1[T1] = (T1B + T1E) / 2 = (255 + 255) / 2 = 255$$

$$TD1[T2] = (T2B + T2E) / 2 = (255 + 0) / 2 = 127.5$$

$$TD1[T3] = (T3B + T3E) / 2 = (255 + 0) / 2 = 127.5$$

$$TD1[T4] = (T4B + T4E) / 2 = (0 + 0) / 2 = 0$$

[0028] 補間候補データD1については、図11(e)に示すように、欠落画素Lの左右の画素LB, LEを用いて以下のように算出される。

$$D1 = (LB + LE) / 2 = (255 + 0) / 2 = 127.5$$

- [0029] 判定回路2は、テスト補間データTD1[T1]〜TD1[T4]と、テスト画素T1〜T4の値DI[T1]〜DI[T4]との差分の絶対値を算出することにより、判定データM1[T1]〜M1[T4]を求める。

判定データM1[T1]〜M1[T4]は以下のように算出される。

$$M1[T1] = |TD1[T1] - DI[T1]| = |255 - 255| = 0$$

$$M1[T2] = |TD1[T2] - DI[T2]| = |127.5 - 255| = 127.5$$

$$M1[T3] = |TD1[T3] - DI[T3]| = |127.5 - 0| = 127.5$$

$$M1[T4] = |TD1[T4] - DI[T4]| = |0 - 0| = 0$$

- [0030] また、右斜め平均補間演算回路6は、式(4)を用いて図9(b)に示すテスト画素T1〜T4のテスト補間データTD1[T1]〜TD1[T4]を算出する。

図12は、右斜め平均補間演算回路6におけるテスト補間データ、および補間候補データの算出方法について説明するための図である。

テスト画素T1のテスト補間データTD2[T1]は、図12(a)に示すように、テスト画素T1の右上および左下の画素T1D, T1Cの平均値を算出することにより求められる。

テスト画素T2のテスト補間データTD2[T2]は、図12(b)に示すように、テスト画素T2の右上および左下の画素T2D, T2Cの平均値を算出することにより求められる。

テスト画素T3のテスト補間データTD2[T3]は、図12(c)に示すように、テスト画素T3の右上および左下の画素T3D, T3Cの平均値を算出することにより求められる。

テスト画素T4のテスト補間データTD2[T4]は、図12(d)に示すように、テスト画素T4の右上および左下の画素T4D, T4Cの平均値を算出することにより求められる。

よって、テスト補間データTD2[T1]〜TD2[T4]は以下のように算出される。

$$TD2[T1] = (T1C + T1D) / 2 = (255 + 255) / 2 = 255$$

$$TD2[T2] = (T2C + T2D) / 2 = (255 + 0) / 2 = 127.5$$

$$TD2[T3] = (T3C + T3D) / 2 = (0 + 0) / 2 = 0$$

$$TD2[T4] = (T4C + T4D) / 2 = (0 + 0) / 2 = 0$$

- [0031] 補間候補データD2については、図12(e)に示すように、欠落画素Lの右上および左下の画素LD, LCを用いて以下のように算出される。

$$D2 = (LC + LD) / 2 = (0 + 0) / 2 = 0$$

- [0032] 判定回路2は、テスト補間データTD2[T1]〜TD2[T4]と、テスト画素T1〜T4の値DI[T1]〜DI[T4]との差分の絶対値を算出することにより、判定データM2[T1]〜M2[T4]を求める。

判定データM2[T1]〜M2[T4]は以下のように算出される。

$$M2[T1] = | TD2[T1] - DI[T1] | = | 255 - 255 | = 0$$

$$M2[T2] = | TD2[T2] - DI[T2] | = | 127.5 - 255 | = 127$$

$$M2[T3] = | TD2[T3] - DI[T3] | = | 0 - 0 | = 0$$

$$M2[T4] = | TD2[T4] - DI[T4] | = | 0 - 0 | = 0$$

図13に、以上により算出されたテスト画素T1〜T4における判定データM1, M2の値を示す。

- [0033] 管理回路1は、判定データM1[T1]〜M1[T4]を加算し、左右平均補間演算回路5の補間適性を評価する評価データS1を算出する。

評価データS1は、

$$S1 = M1[T1] + M1[T2] + M1[T3] + M1[T4]$$

$$= 0 + 127.5 + 127.5 + 0 = 255$$

となる。

- [0034] 同様に、管理回路1は、判定データM2[T1]〜M2[T4]を加算し、右斜め平均補間演算回路6の補間適性を評価する評価データS2を算出する。

評価データS2は、

$$S2 = M2[T1] + M2[T2] + M2[T3] + M2[T4]$$

$$= 0 + 127.5 + 0 + 0 = 127.5$$

となる。

- [0035] 図14に、左右平均補間演算回路5の評価データS1と、右斜め平均補間演算回路6の評価データS2の値を示す。図14に示すように、右斜め平均補間演算回路6の評価データS2が最小となっている。先述したように、評価データはテスト補間データと実際の画像データとの誤差が少ないほど小さくなる。図9(a)に示す原画像データは右斜め方向の輪郭を表しているので、右斜め平均補間演算が補間適正の高い演算

方法といえる。図14に示す評価データも同様に、右斜め平均補間演算回路6の補間適正が高いことを示している。

- [0036] 管理回路1は、最小となる評価データS2を選択し、これに対応する右斜め平均補間演算回路6を特定する。そして、右斜め平均補間演算回路6により算出された補間画素Lの補間候補データD2を選択させる選択信号Cを出力回路3に送る。

出力回路3は、選択信号Cに基づいて、右斜め平均補間演算回路6が出力した補間候補データD2=0を補間画素データDO=0として出力する。

- [0037] 図9(a)に示すように、原画像における欠落画素Lのデータ値は0である。したがって、左右平均補間演算回路5により算出される補間候補データD1=127.5よりも、右斜め平均補間演算回路6により算出される補間候補データD2=0の方が、補間誤差が小さいことが分かる。

- [0038] 以上のように、異なる補間演算方法により算出された補間候補データをテスト補間演算の結果に基づいて選択することにより、補間画素近傍の輪郭や原画像の特徴に応じて最適な補間演算方法を用い、補間画素データを正確に算出ことができる。

- [0039] 実施の形態2.

図15は、補間演算部4の他の構成を示すブロック図である。図15に示す画素補間回路の補間演算部4は、左右平均補間演算回路5、右斜め平均補間演算回路6、および左斜め平均補間演算回路7により構成される。左右平均補間演算回路5、右斜め平均補間演算回路6は、図8に示すものと同様であり、先述した方法によりテスト補間データ、および補間候補データの算出を行う。

- [0040] 左斜め平均補間演算回路7は、補間演算の対象となる画素の左上および右下に位置する画素の平均値を算出する。つまり、図10において、画素Lの左上に位置する画素A、Fの平均値XLを算出する。画素A、Fのデータ値(階調値)をXA〜XFとすると、左斜め平均補間演算回路7により算出される平均値XLは以下の式(5)により表される。

$$XL = (XA + XF) / 2 \quad \dots \text{式(5)}$$

- [0041] 図16は、補間演算回路に入力される画像データDIの他の例を示す模式図である。図16において、○および●は非欠落画素を示し、×は欠落画素を示す。図16(a)

は原画像を示し、図16(b)は図16(a)の画像をコピー機等により読取る際、LLにより示す部分の画素が欠落した状態を示しており、この欠落部分LLにおいて原画像は、左斜め方向の輪郭を表している。なお、各画素の階調値は8ビット(0〜255)のデータで表され、○は階調値255の画素を示し、●は階調値0の画素を示す。

[0042] 以下、図16(b)に示す欠落画素Lの補間画素データの算出工程について説明する。ここでは図16(b)に示すように、欠落画素Lの左右それぞれ2つの画素T1〜T4をテスト画素として用いるものとする。

[0043] 左斜め平均補間演算回路7は、式(5)を用いて図16(b)に示すテスト画素T1〜T4のテスト補間データTD3[T1]〜TD3[T4]を算出する。

図17は、左斜め平均補間演算回路7におけるテスト補間データ、および補間候補データの算出方法について説明するための図である。

テスト画素T1のテスト補間データTD3[T1]は、図17(a)に示すように、テスト画素T1の左上および右下の画素T1A, T1Fの平均値を算出することにより求められる。

テスト画素T2のテスト補間データTD3[T2]は、図17(b)に示すように、テスト画素T2の左上および右下の画素T2A, T2Fの平均値を算出することにより求められる。

テスト画素T3のテスト補間データTD3[T3]は、図17(c)に示すように、テスト画素T3の左上および右下の画素T3A, T3Fの平均値を算出することにより求められる。

テスト画素T4のテスト補間データTD3[T4]は、図17(d)に示すように、テスト画素T4の左上および右下の画素T4A, T4Fの平均値を算出することにより求められる。

よって、テスト補間データTD3[T1]〜TD3[T4]は以下のように算出される。

$$TD3[T1] = (T1A + T1F) / 2 = (255 + 255) / 2 = 255$$

$$TD3[T2] = (T2A + T2F) / 2 = (255 + 0) / 2 = 127.5$$

$$TD3[T3] = (T3A + T3F) / 2 = (0 + 0) / 2 = 0$$

$$TD3[T4] = (T4A + T4F) / 2 = (0 + 0) / 2 = 0$$

[0044] 補間候補データD3については、図17(e)に示すように、欠落画素Lの右上および左下の画素LA, LFを用いて以下のように算出される。

$$D3 = (LA + LF) / 2 = (0 + 0) / 2 = 0$$

[0045] 判定回路2は、テスト補間データTD3[T1]〜TD3[T4]と、テスト画素T1〜T4の値

DI[T1]〜DI[T4]との差分の絶対値を算出することにより、判定データM3[T1]〜M3[T4]を求める。

判定データM3[T1]〜M3[T4]は以下のように算出される。

$$M3[T1] = |TD1[T1] - DI[T1]| = |255 - 255| = 0$$

$$M3[T2] = |TD3[T2] - DI[T2]| = |127.5 - 255| = 127$$

$$M3[T3] = |TD3[T3] - DI[T3]| = |0 - 0| = 0$$

$$M3[T4] = |TD3[T4] - DI[T4]| = |0 - 0| = 0$$

- [0046] 同様に、左右平均補間演算回路5、および右斜め平均補間演算回路6は、補間候補データD1、D2、テスト補間データTD1[T1]〜TD1[T4]、TD2[T1]〜TD2[T4]をそれぞれ算出し、判定回路2はこれらのテスト補間データから判定データM1[T1]〜M1[T4]、M2[T1]〜M2[T4]を算出する。なお、左右平均補間演算回路5、および右斜め平均補間演算回路6における処理については先に説明したので、ここでは詳細を省略する。

なお、左右平均補間演算回路5により算出される補間候補データはD1=127.5、右斜め平均補間演算回路6により算出される補間候補データはD2=127.5となる。

- [0047] 図18に、算出されたテスト画素T1〜T4における判定データM1、M2、M3の値を示す。

管理回路1は、判定データM1[T1]〜M1[T4]を加算し、左右平均補間演算回路5の補間適性を評価する評価データS1を算出する。

評価データS1は、

$$\begin{aligned} S1 &= M1[T1] + M1[T2] + M1[T3] + M1[T4] \\ &= 0 + 127.5 + 127.5 + 0 = 255 \end{aligned}$$

となる。

- [0048] 同様に、管理回路1は、判定データM2[T1]〜M2[T4]を加算し、右斜め平均補間演算回路6の補間適性を評価する評価データS2を算出する。

評価データS2は、

$$\begin{aligned} S2 &= M2[T1] + M2[T2] + M2[T3] + M2[T4] \\ &= 127.5 + 127.5 + 127.5 + 0 = 382.5 \end{aligned}$$

となる。

- [0049] 同様に、管理回路1は、判定データM3[T1]〜M3[T4]を加算し、左斜め平均補間演算回路7の補間適性を評価する評価データS3を算出する。

評価データS3は、

$$\begin{aligned} S3 &= M3[T1] + M3[T2] + M3[T3] + M3[T4] \\ &= 0 + 127.5 + 0 + 0 = 127.5 \end{aligned}$$

となる。

- [0050] 図19は、左右平均補間演算回路5、右斜め平均補間演算回路6、および左斜め平均補間演算回路7の評価データS1, S2, S3の値を示す図である。図19に示すように、左斜め平均補間演算回路7の評価データS3が最小となっている。先述したように、評価データはテスト補間データと実際の画像データとの誤差が少ないほど小さくなる。図16(a)に示す原画像データは右斜め方向の輪郭を表しているので、この場合、左斜め平均補間演算が補間適正の高い演算方法といえる。図19に示す評価データも同様に、左斜め平均補間演算回路7の補間適正が高いことを示している。

- [0051] 管理回路1は、最小となる評価データS3を選択し、これに対応する左斜め平均補間演算回路7を特定する。そして、左斜め平均補間演算回路7により算出された補間候補データD3を選択させる選択信号Cを出力回路3に送る。

出力回路3は、選択信号Cに基づいて、左斜め平均補間演算回路7が出力した補間候補データD3=0を補間画素データDO=0として出力する。

図16(a)に示すように、原画像における欠落画素Lのデータ値は0である。したがって、左右平均補間演算回路5、および右斜め平均補間演算回路6により算出される補間候補データD1=127.5, D2=127.5より、左斜め平均補間演算回路7により算出される補間候補データD3=0の方が、補間誤差が小さいことが分かる。

- [0052] このように、左斜め平均補間演算回路7をさらに設けることにより、左斜め方向の輪郭を有する画像が入力された場合も、正確な補間処理を行うことができ。すなわち、方向の異なる輪郭を含む画像に対して最適な補間演算処理を行うことができる。

なお、本発明に係る画素補間回路は、図9(a)、図16(a)に示すような欠落画素を補間するのみでなく、原画像の画素数を増加する際に用いることもできる。

[0053] また、補間演算回路部4においては、左右平均補間演算、右斜め平均補間演算、左斜め平均補間演算の以外の方法を用いて補間候補データを算出してもよい。例えば、最小自乗法を用いて補間画素に隣接する画素の回帰直線を求め、その回帰直線から補間画素データを求める方法、補間画素に隣接する4画素のデータから4次曲線を求め、その4次曲線から補間画素データを求める方法などを用いることができる。ここで、本発明に係る画素補間回路においては、回路全体の構成を大きく変えることなく補間演算部4の補間演算回路を追加、変更することができるので、左右平均補間演算回路5、右斜め平均補間演算回路6、および左斜め平均補間演算回路7に加え、さらに他の補間演算回路を追加してもよい。

[0054] 実施の形態3.

補間演算部4を構成する補間演算回路の数を増加させた場合、判定回路2において処理する判定データの量が増加するが、判定データの値を所定の閾値を用いて2値化、あるいは3値化することによりデータ量を削減し、処理を簡素化することができる。

[0055] 一例として、判定データの値を3値化して処理する方法について説明する。

判定処理回路2は、第1の補間演算回路4aにより算出されるテスト補間データTD1[T1]とテスト画素T1のデータ値DI[T1]との差分の絶対値を、予め設定された2つの閾値TH1, TH2 ($0 \leq TH1 < TH2$) と比較し、上記絶対値が閾値TH1より小さい場合は判定データM1[1]を-1とし、閾値TH1以上かつ閾値T2未満の場合は0とし、閾値T2以上の場合は1とする。

すなわち、

$0 \leq |TD1[T1] - DI[T1]| < TH1$ の場合、

$M1[T1] = -1$

$TH1 \leq |TD1[T1] - DI[T1]| < TH2$ の場合、

$M1[T1] = 0$

$TH2 \leq |TD1[T1] - DI[T1]|$ の場合、

$M1[T1] = 1$

とする。

[0056] 判定回路2は同様に、テスト画素 $T2 \sim Tm$ における判定データ $M1[T2] \sim M1[Tm]$ を算出する。

すなわち、

$0 \leq |TD1[T2] - DI[T2]| < TH1$ の場合、

$M1[T2] = -1$

$TH1 \leq |TD1[T2] - DI[T2]| < TH2$ の場合、

$M1[T2] = 0$ 、

$TH2 \leq |TD1[T2] - DI[T2]|$ の場合、

$M1[T2] = 1$

～

$0 \leq |TD1[Tm] - DI[Tm]| < TH1$ の場合、

$M1[Tm] = -1$ 、

$TH1 \leq |TD1[Tm] - DI[Tm]| < TH2$ の場合、

$M1[Tm] = 0$ 、

$TH2 \leq |TD1[Tm] - DI[Tm]|$ の場合、

$M1[Tm] = 1$

とする。

[0057] 以上により算出される判定データ $M1[T1] \sim M1[Tm]$ によれば、各テスト画素におけるテスト補間データの誤差の大きさは、 $-1, 0, 1$ の3値により表され、誤差が小さい場合、判定データは -1 となる。

[0058] 判定回路2は、第2～ n の補間演算回路4b～4nにより算出されるテスト補間データ $TD2[T1] \sim TD2[Tm], \dots \sim TDn[T1] \sim TDn[Tm]$ についても同様に、3値化された判定データ $MD2[T1] \sim MD2[Tm], \dots \sim MDn[T1] \sim MDn[Tm]$ を算出する。

[0059] 以下、図8に示す画素補間回路において、左右平均補間演算回路5、および右斜め平均補間演算回路6により算出される判定データを3値化する場合について説明する。ここでは、図9(b)に示す画像の欠落画素Lの補間画素データを求めるものとし、閾値はそれぞれ $TH1 = 50$, $TH2 = 100$ とする。

実施の形態1において算出した通り、左右平均補間演算回路5により算出されるテスト補間データTD1[T1]〜TD1[T4]と、テスト画素T1〜T4のデータ値DI[T1]〜DI[T4]との差分の絶対値は、

$$|TD1[T1]-DI[T1]| = |255-255| = 0$$

$$|TD1[T2]-DI[T2]| = |127.5-255| = 127.5$$

$$|TD1[T3]-DI[T3]| = |127.5-0| = 127.5$$

$$|TD1[T4]-DI[T4]| = |0-0| = 0$$

となる。

[0060] これらの絶対値を閾値TH1=50, TH2=100と比較すると、その大小関係は、

$$|TD1[T1]-DI[T1]| < TH1$$

$$TH2 \leq |TD1[T2]-DI[T2]|$$

$$TH2 \leq |TD1[T3]-DI[T3]|$$

$$|TD1[T4]-DI[T4]| < TH1$$

となる。よって、左右平均補間演算回路5により算出される判定データはそれぞれ、

$$M1[T1] = -1$$

$$M1[T2] = 1$$

$$M1[T3] = 1$$

$$M1[T4] = -1$$

となる。

[0061] また、右斜め平均補間演算回路6により算出されるテスト補間データTD2[T1]〜TD2[T4]と、テスト画素T1〜T4のデータ値DI[T1]〜DI[T4]との差分の絶対値は、

$$|TD2[T1]-DI[T1]| = |255-255| = 0$$

$$|TD2[T2]-DI[T2]| = |127.5-255| = 127.5$$

$$|TD2[T3]-DI[T3]| = |0-0| = 0$$

$$|TD2[T4]-DI[T4]| = |0-0| = 0$$

となる。

[0062] これらの絶対値を閾値TH1=50, TH2=100と比較すると、その大小関係は、

$$|TD2[T1]-DI[T1]| < TH1$$

$$\begin{aligned}
 TH2 &\leq |TD2[T2]-DI[T2]| \\
 &|TD2[T3]-DI[T3]| < TH1 \\
 &|TD2[T4]-DI[T4]| < TH1
 \end{aligned}$$

となる。よって、右斜め平均補間演算回路6により算出される判定データはそれぞれ

$$M2[T1] = -1$$

$$M2[T2] = 1$$

$$M2[T3] = -1$$

$$M2[T4] = -1$$

となる。

[0063] 図20は、テスト画素T1～T4における判定データM1、M2の値を示した図である。

管理回路1は、3値化された判定データM1[T1]～M1[T4]を加算し、左右平均補間演算回路5の評価データS1を算出する。評価データS1は、

$$\begin{aligned}
 S1 &= M1[T1] + M1[T2] + M1[T3] + M1[T4] \\
 &= (-1) + 1 + 1 + (-1) \\
 &= 0
 \end{aligned}$$

となる。

[0064] 同様に、管理回路1は、判定データM2[T1]～M2[T4]を加算し、右斜め平均補間演算回路6の評価データS2を算出する。評価データS2は、

$$\begin{aligned}
 S2 &= M2[T1] + M2[T2] + M2[T3] + M2[T4] \\
 &= (-1) + 1 + (-1) + (-1) \\
 &= -2
 \end{aligned}$$

となる。

[0065] 図21は、左右平均補間演算回路5の評価データS1と、右斜め平均補間演算回路6の評価データS2の値を示す図である。図21に示すように、右斜め平均補間演算回路6の評価データS2が最小となっている。先述したように、評価データはテスト補間データと実際の画像データとの誤差が少ないほど小さくなる。図9(a)に示す原画像データは右斜め方向の輪郭を表しているので、右斜め平均補間演算が補間適正の

高い演算方法といえる。図14に示す評価データも同様にS2が最小となっており、右斜め平均補間演算回路6の補間適正が高いことを示している。よって、判定データを3値化した場合においても正確に補間演算方法を選択することができる。

[0066] 上記説明においては、2つの閾値を用いて判定データを3値化したが、閾値を1つとし、判定データを2値化することによりさらにデータ量を削減することができる。また、判定データの量子化ビット数を削減することによっても同様の効果を得ることができる。

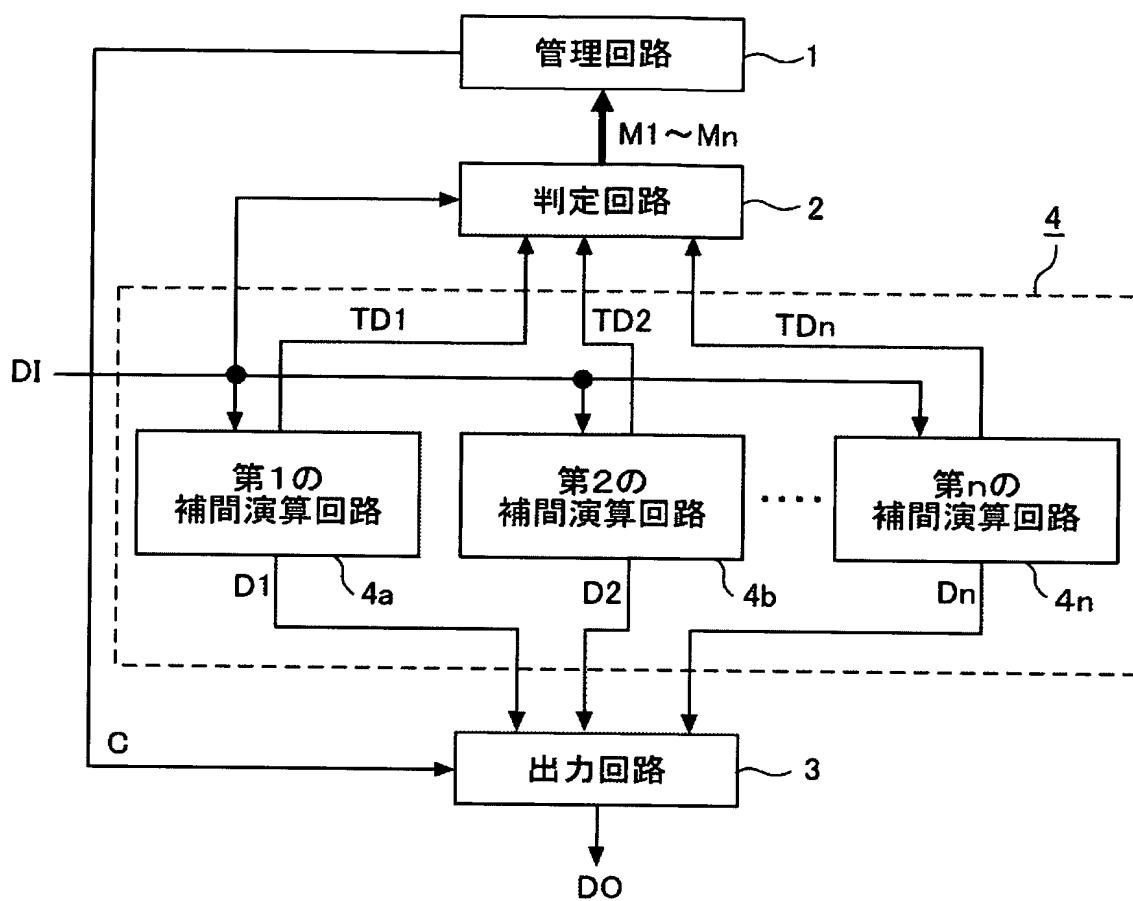
なお、本発明に係る画素補間回路は、ハードウェア、およびソフトウェアのいずれによっても構成することが可能であり、また、両者を適宜混在させて構成してもよい。

請求の範囲

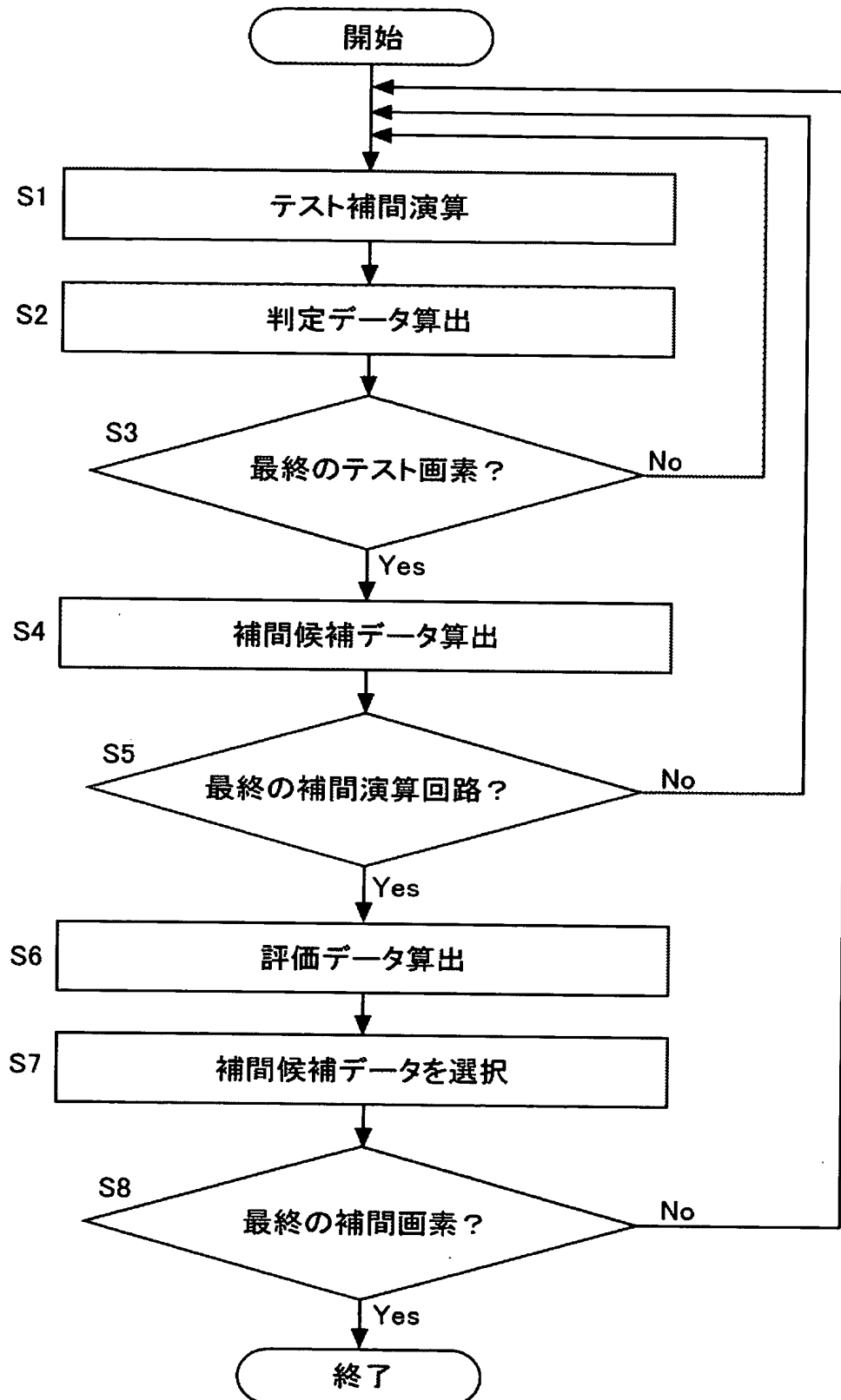
- [1] 原画像を構成する画素データに基づいて、当該原画像を補間する補間画素データを生成する画素補間回路であって、
- 上記原画像を補間する補間画素の補間候補データ、および当該補間画素近傍に位置する複数の画素のテスト補間データを、互いに異なる補間演算方法を用いて算出する複数の補間演算手段と、
- 上記テスト補間データと実際の画素データとの差に基づいて、上記補間演算回路のいずれかを選択する判定手段と、
- 選択された上記補間演算回路により算出された上記補間候補データを上記欠落画素を補間する補間画素データとして出力する出力回路とを備えたことを特徴とする画素補間回路。
- [2] 上記判定回路は、上記補間演算回路により算出された上記テスト補間データと、実際の画素データとの差分の絶対値の総和を算出し、当該総和が最小となる上記補間演算回路により算出された上記補間候補データを指定する選択信号を上記出力回路に送ることを特徴とする請求項1に記載の画素補間回路。
- [3] 上記判定回路は、上記テスト補間データと、実際の画素データとの差分の絶対値を所定の閾値を用いて2値化あるいは3値化した値の総和を算出することを特徴とする請求項2に記載の画素補間回路。
- [4] 原画像を構成する画素データに基づいて、当該原画像を補間する補間画素データを生成する補間方法であって、
- 上記原画像を補間する補間画素の補間候補データ、および当該補間画素近傍に位置する複数の画素のテスト補間データを、互いに異なる補間演算方法を用いて算出する工程と、
- 上記テスト補間データと実際の画素データとの差に基づいて、上記補間演算方法のいずれかを選択する工程と、
- 選択された補間演算方法により算出された上記補間候補データを上記原画像を補間する補間画素データとして出力する工程とを備えたことを特徴とする画素補間方法。

- [5] 上記テスト補間データと、実際の画素データとの差分の絶対値の総和を算出し、当該総和が最小となる上記補間演算方法を選択することを特徴とする請求項4に記載の画素補間方法。
- [6] 上記テスト補間データと、実際の画素データとの差分の絶対値を所定の閾値を用いて2値化あるいは3値化した値の総和を算出することを特徴とする請求項5に記載の画素補間方法。
- [7] 請求項1〜3のいずれか1項に記載の画素補間回路を備えたことを特徴とする画像読取装置。

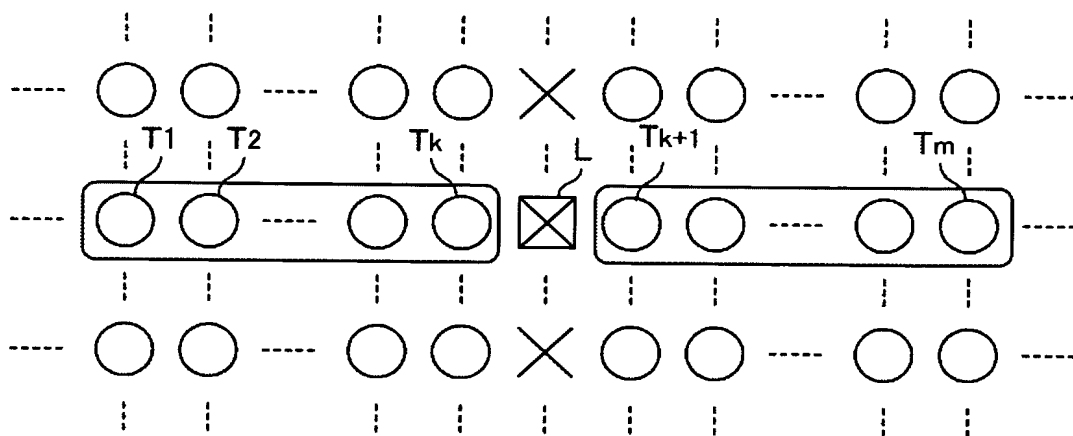
[図1]



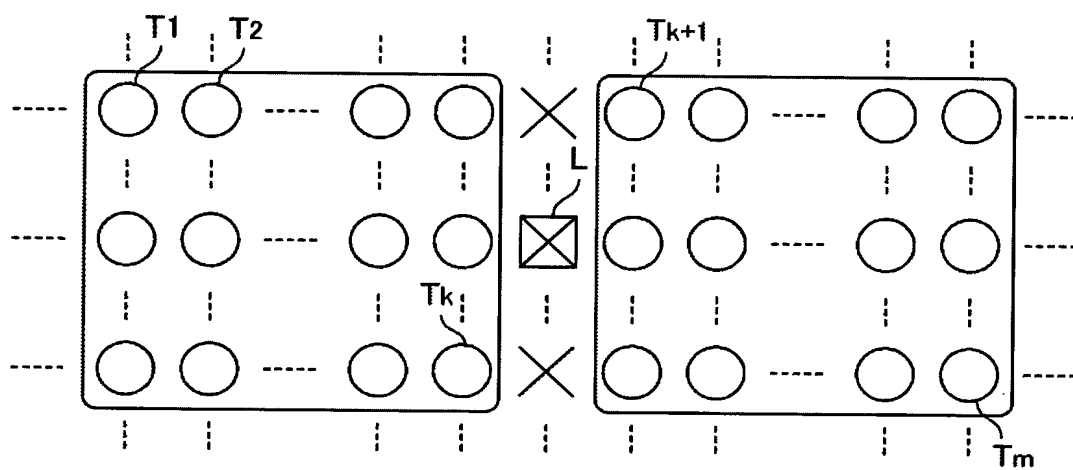
[図2]



[図3]

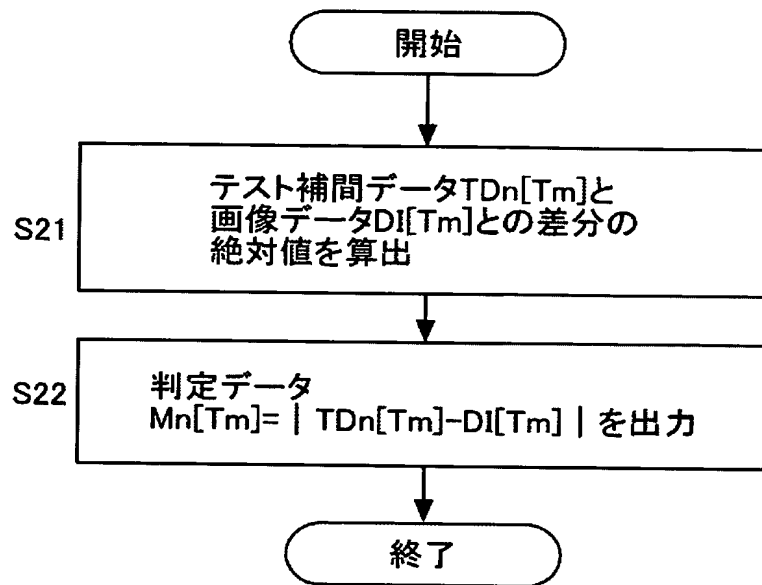


(a)



(b)

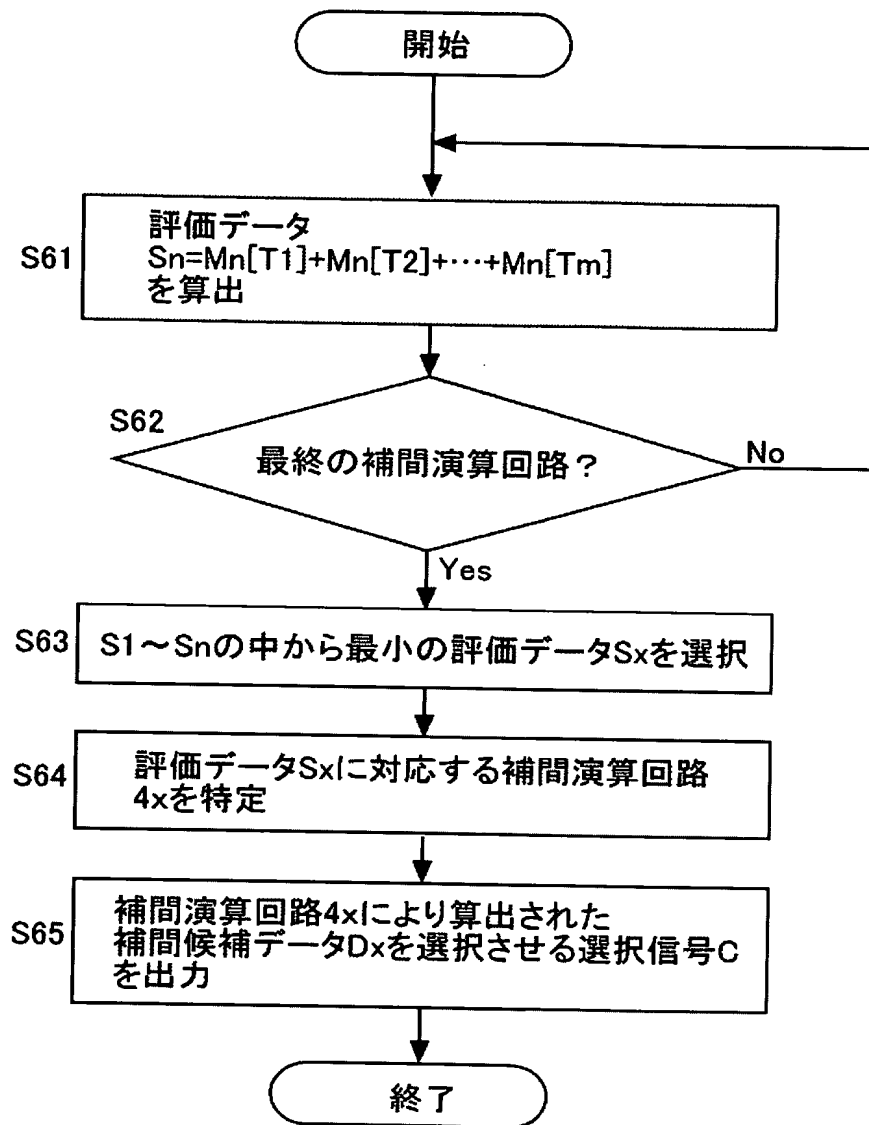
[図4]



[図5]

	T ₁	T ₂	T _m
第1の補間演算回路	M1[T ₁]	M1[T ₂]	M1[T _m]
第2の補間演算回路	M2[T ₁]	M2[T ₂]	M2[T _m]
⋮	⋮	⋮		⋮
第nの補間演算回路	Mn[T ₁]	Mn[T ₂]	Mn[T _m]

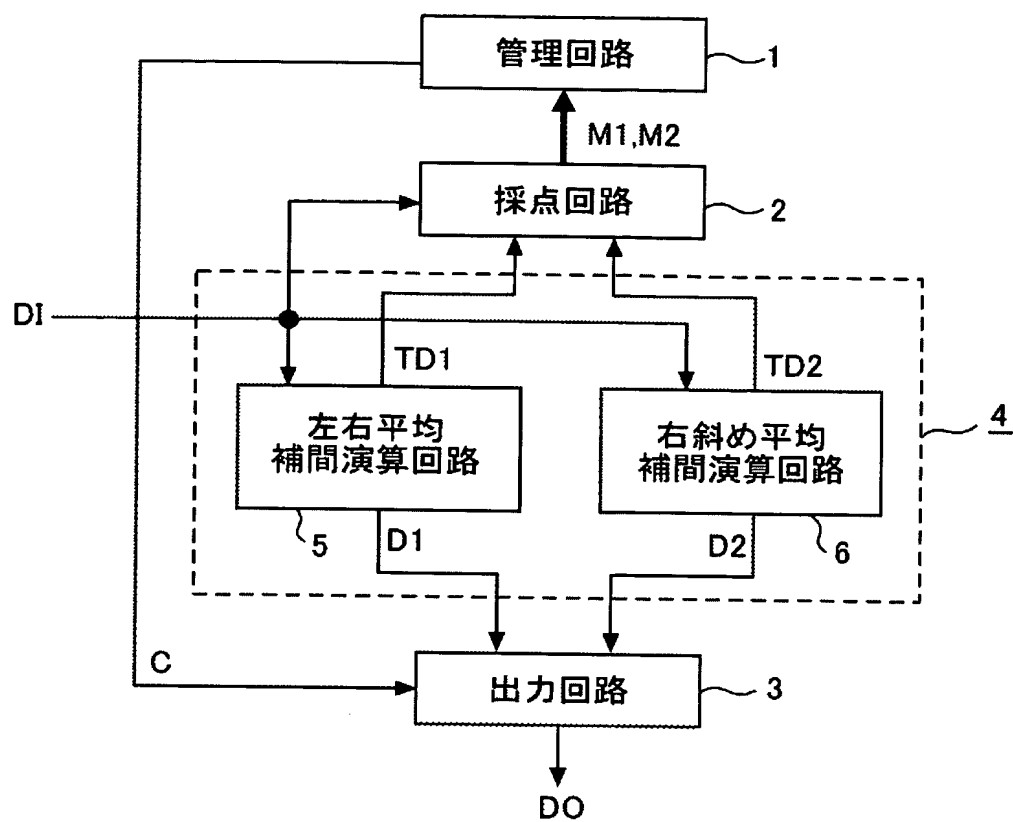
[図6]



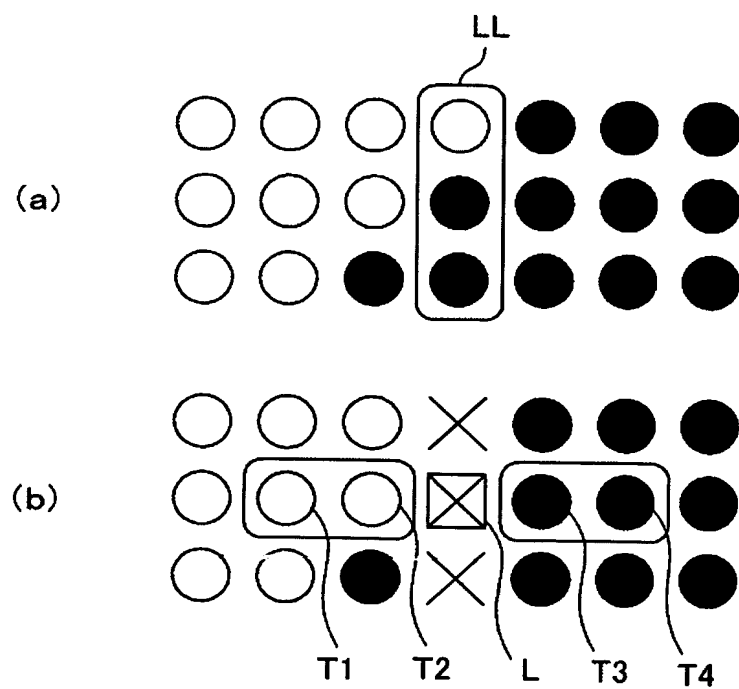
[図7]

第1の補間演算回路	S1
第2の補間演算回路	S2
⋮	⋮
第nの補間演算回路	Sn

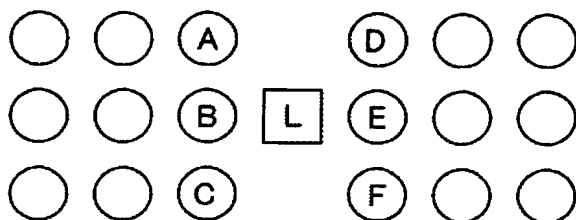
[図8]



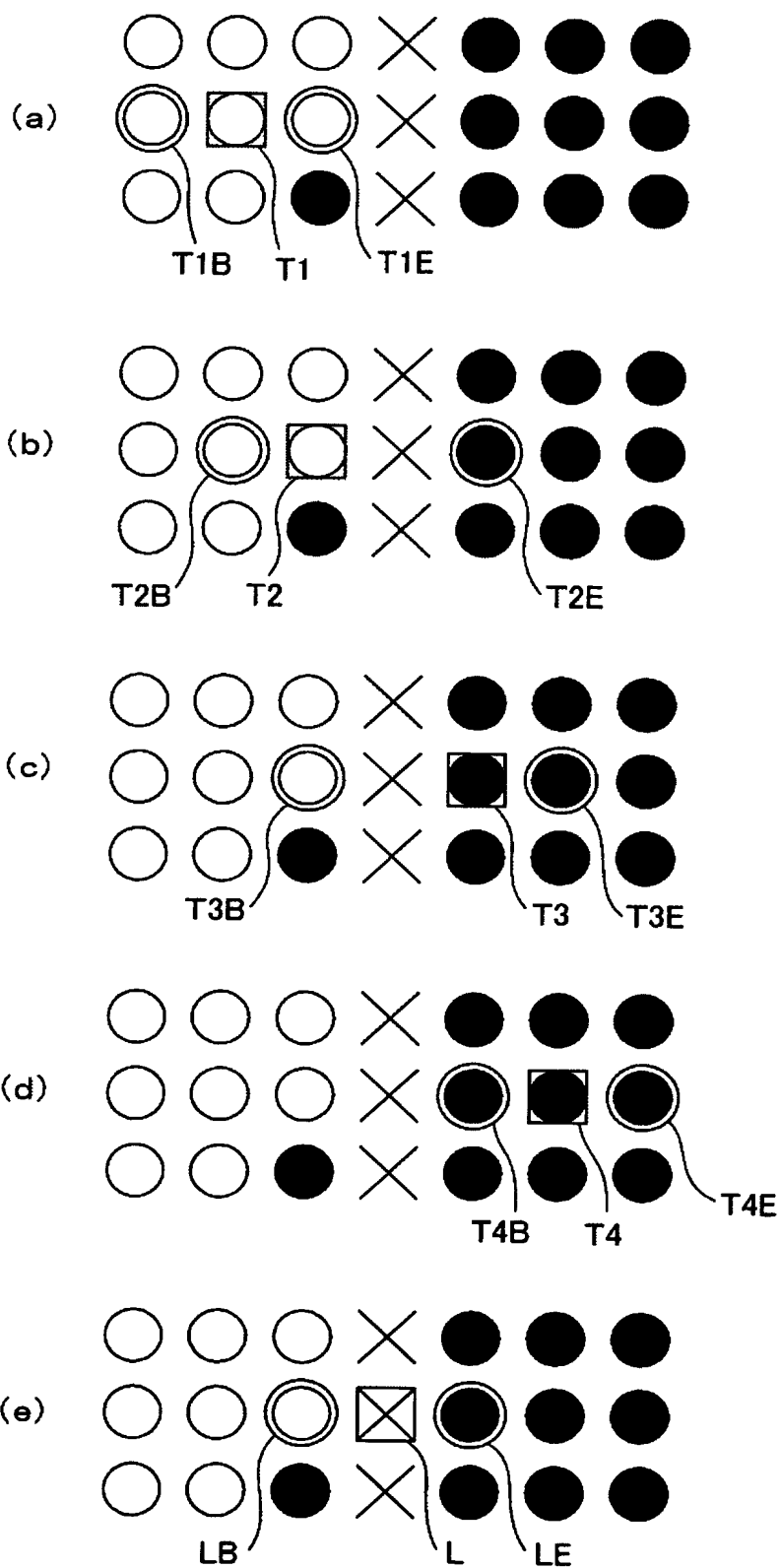
[図9]



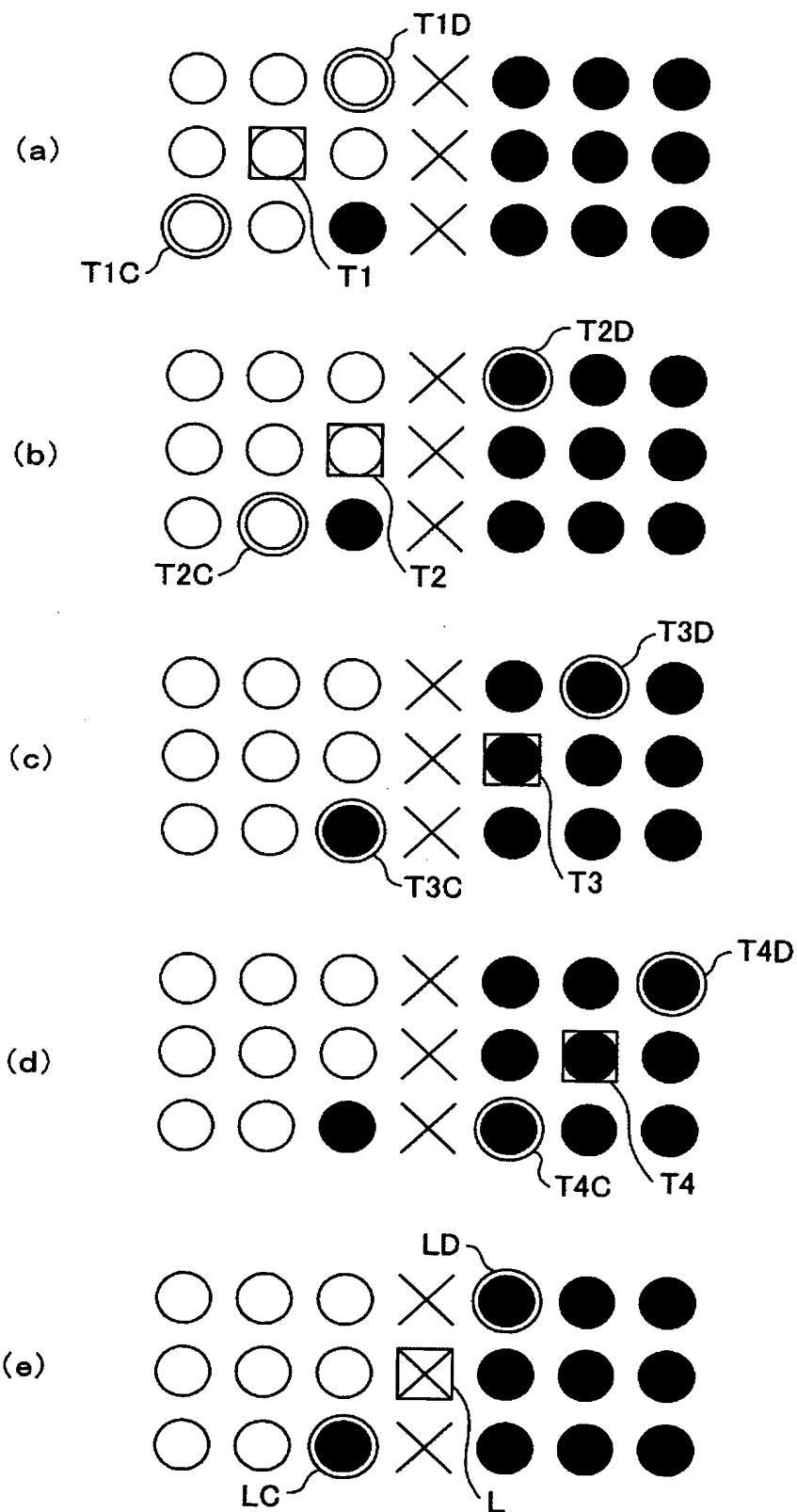
[図10]



[図11]



[図12]



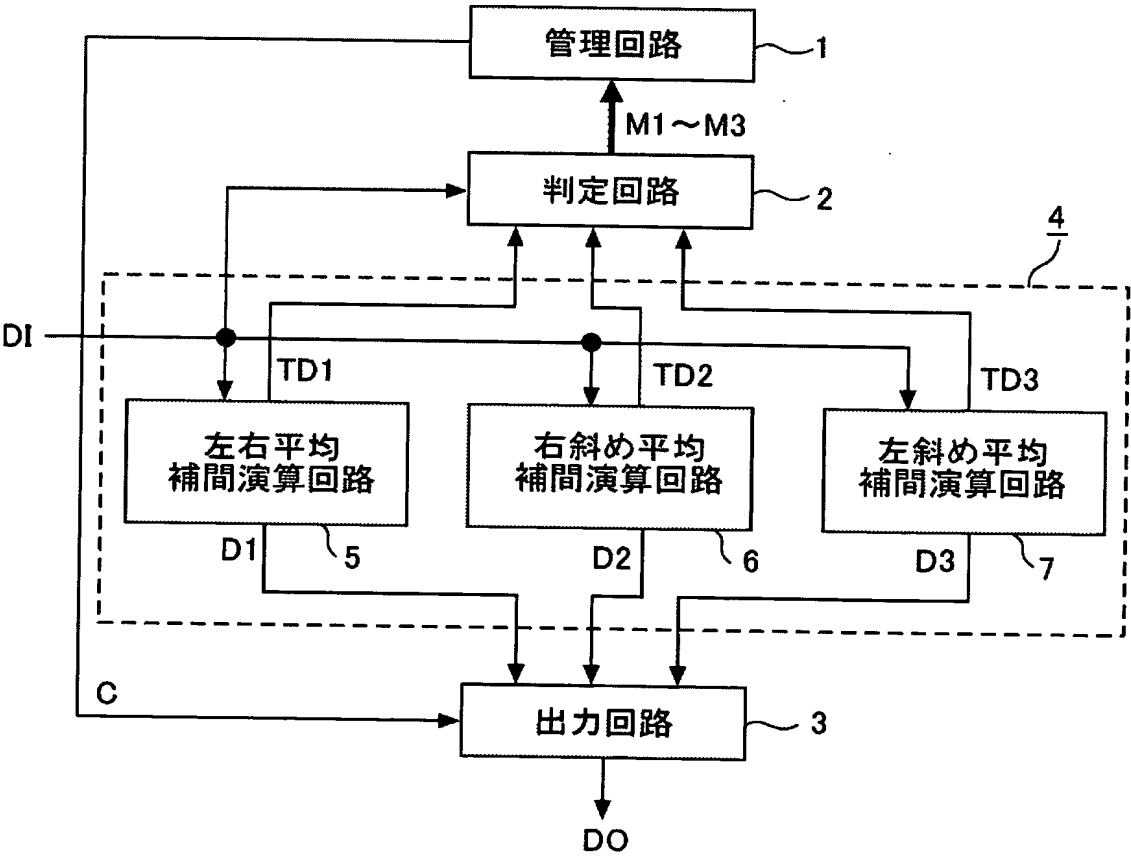
[図13]

	T1	T2	T3	T4
M1	0	127.5	127.5	0
M2	0	127.5	0	0

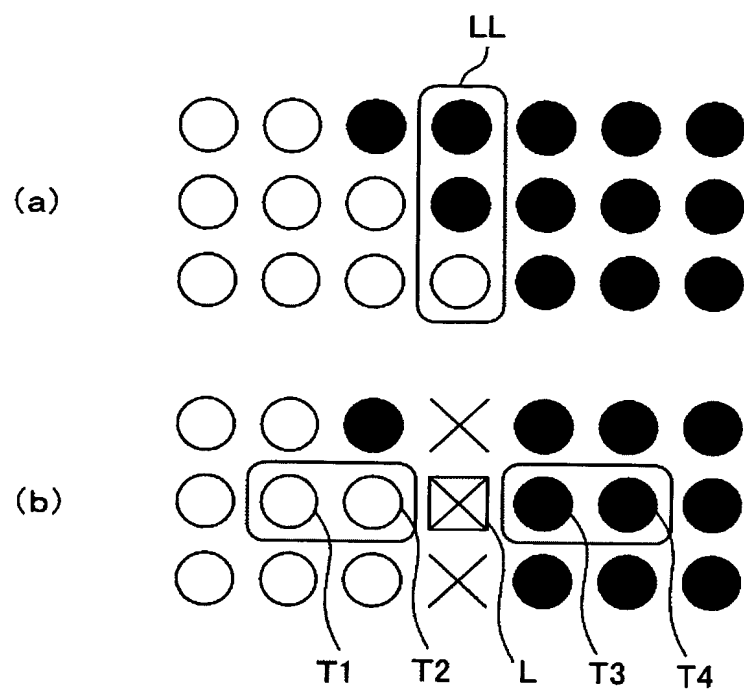
[図14]

S1	255
S2	127.5

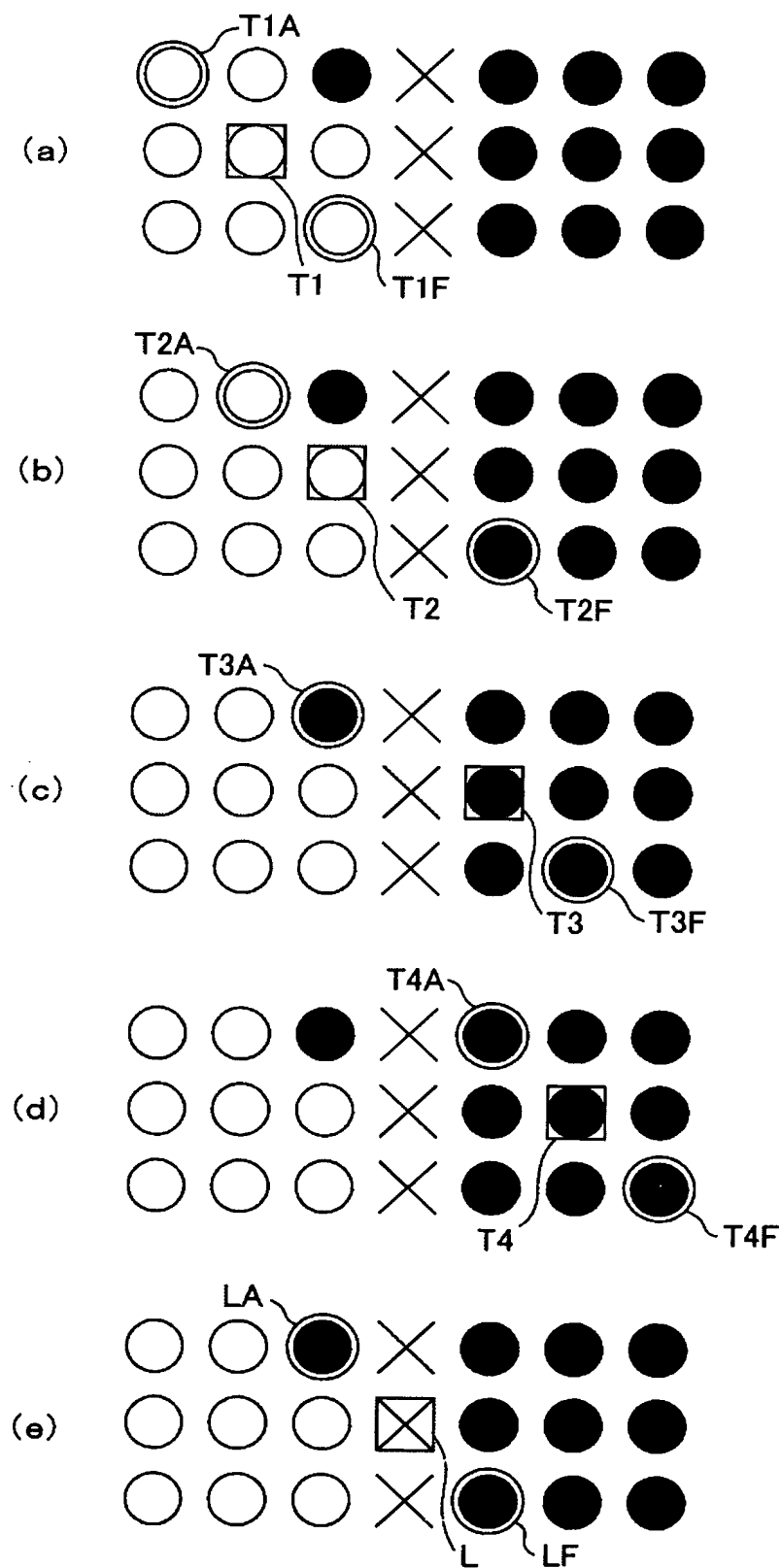
[図15]



[図16]



[図17]



[図18]

	T1	T2	T3	T4
M1	0	127.5	127.5	0
M2	127.5	127.5	127.5	0
M3	0	127.5	0	0

[図19]

S1	255
S2	382.5
S3	127.5

[図20]

	T1	T2	T3	T4
M1	-1	1	1	-1
M2	-1	1	-1	-1

[図21]

S1	0
S2	-2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009179

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N1/40, H04N1/387, G06T3/40, H04N5/262

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N1/40-1/409, H04N1/46, H04N1/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 8-321944 A (Kokusai Electric Co., Ltd.), 03 December, 1996 (03.12.96), Full text (Family: none)	1-7
A	JP 2001-307079 A (Seiko Epson Corp.), 02 November, 2001 (02.11.01), Full text (Family: none)	1-7
A	JP 2002-27325 A (Victor Company Of Japan, Ltd.), 25 January, 2002 (25.01.02), Full text (Family: none)	1-7

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 September, 2004 (10.09.04)Date of mailing of the international search report
28 September, 2004 (28.09.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009179

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-24883 A (Fuji Photo Film Co., Ltd.), 26 January, 2001 (26.01.01), Full text (Family: none)	1-7
A	JP 2003-78821 A (Hitachi Kokusai Electric Inc.), 14 March, 2003 (14.03.03), Full text & US 2003-43286 A1	1-7
A	JP 2002-165092 A (Canon Inc.), 07 June, 2002 (07.06.02), Full text (Family: none)	1-7

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H04N1/40, H04N1/387, G06T3/40, H04N5/262

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H04N1/40-1/409, H04N1/46, H04N1/60

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2003年
日本国登録実用新案公報 1994-2003年
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 8-321944 A (国際電気株式会社) 1996. 12. 03, 全文(ファミリーなし)	1-7
A	JP 2001-307079 A (セイコーエプソン株式会社) 2001. 11. 02, 全文(ファミリーなし)	1-7
A	JP 2002-27325 A (日本ビクター株式会社) 2002. 01. 25, 全文(ファミリーなし)	1-7
A	JP 2001-24883 A (富士写真フイルム株式会社) 2001. 01. 26, 全文	1-7

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

10. 09. 2004

国際調査報告の発送日

28. 9. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
加内 慎也

5V 9745

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	(ファミリーなし)	
A	JP 2003-78821 A (株式会社日立国際電気) 2003. 03. 14, 全文 & US 2003-43286 A1	1-7
A	JP 2002-165092 A (キャノン株式会社) 2002. 06. 07, 全文(ファミリーなし)	1-7